Razi University

Logic Circuits Design

Computer Engineering Department of
Razi University

Dr. Abdolhossein Fathi

Razi University

آشنایی با جبر بول و توابع منطقی

جبر بول و دستگاه های دیجیتالی

- جبر بول:
  - شامل فرمول های جبری مربوط به ترکیب گزاره های منطقی است.
  - یک عبارت منطقی می تواند "درست" یا " نادرست" باشد (1 یا 0).
- درسطح سخت افزار:
  - هر عبارت منطقی با یک سیگنال الکتریکی نشان داده می شود.
  - ارزش منطقی هر عبارت با ولتاژ الکتریکی سیگنال، مشخص می شود.

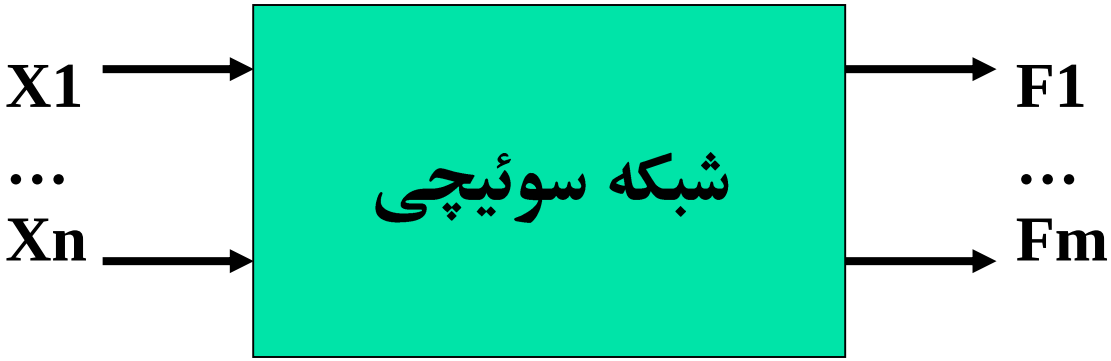
مثال:

سطح ولتاژ بالا ← عبارت درست است.

سطح ولتاژ پائین ← عبارت نادرست است.

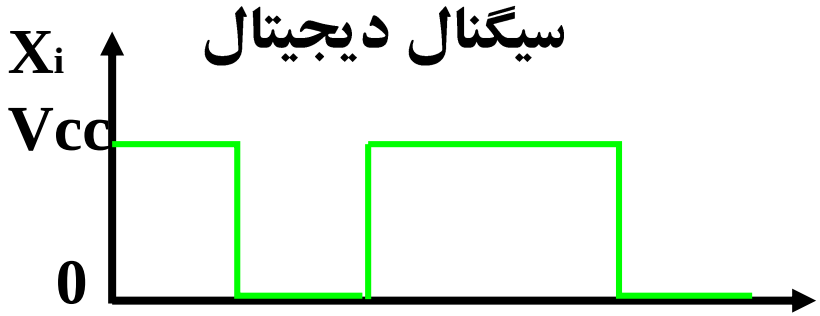
- عملگرهای منطقی با گیت های منطقی پیاده سازی می شوند.

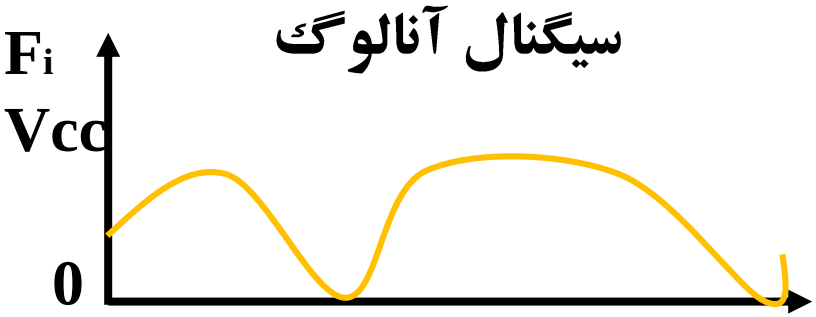
مدارات الکترونیکی



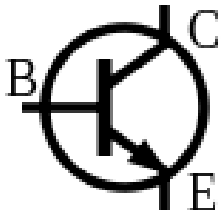
- مدارات الکترونیکی شامل تعدادی ورودی (X1 - Xn) و تعدادی خروجی (F1 - Fm) می باشد. ورودیها و خروجیها از جنس ولتاژ هستند و مقدار ولتاژ آنها می تواند به یکی از صورتهای زیر باشد:
  - مدارات آنالوگ (پیوسته): در این مدارات ولتاژها می توانند هرمقداری بین ۰ تا حداکثر ولتاژ (Vcc) داشته باشد.
  - مدارات دیجیتال (گسسته): در این مدارات ولتاژها فقط می توانند چند مقدار مشخص بین ۰ تا حداکثر ولتاژ (Vcc) داشته باشد. در یک حالت خاص (در مدارات منطقی) فقط دو مقدار ۰ و Vcc (یا همان ۱) به عنوان ولتاژ ورودی و خروجی می تواند باشد.
- شبکه سوئیچی هم ترکیبی از عناصر الکترونیکی به نام ترانزیستور هستند.

مدارات الکترونیکی





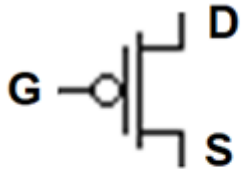
- ترانزیستورها به دو دسته کلی تقسیم می‌شوند:
  - ترانزیستورهای اتصال دوقطبی (BJT)
  - ترانزیستورهای اثر میدانی (FET).
- ترانزیستور BJT، سه‌پایه دارد:
  - بِیس یا پایه (Base)،
  - کُلِکتور یا جمع‌کننده (Collector)
  - اِمیتر یا منتشرکننده (Emitter)



- اعمال جریان در BJTها، و ولتاژ در FETها بین ورودی و ترمینال مشترک، رسانایی بین خَروجی و ترمینال مشترک را افزایش می‌دهد، از این‌رو سبب کنترل شدت جریان بین آن‌ها می‌شود.

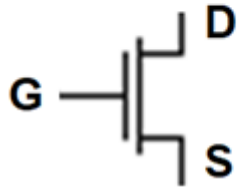
مدارات الکترونیکی

- MOS-FET ها دارای سه پایه با نام‌های درین D، سورس S و گیت G هستند که پایه گیت، جریان عبوری از درین به سورس را کنترل می‌کند. فت‌ها دارای دو نوع N کانال و P کانال هستند. ترانزیستورهای MOS، بسته به کانالی که در آن‌ها شکل می‌گیرد، NMOS یا PMOS نامیده می‌شوند. فناوری استفاده از ترکیب هر دو نوع در یک مدار تکنولوژی CMOS نام دارد.



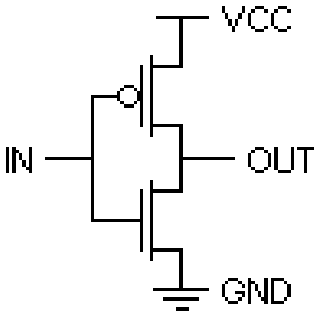
PMOS

- در PMOS زمانی سورس (S) که نسبت به گیت (G) مثبت باشد جریان از درین به سورس عبور می‌کند.



NMOS

- در NMOS زمانی گیت (G) که نسبت به سورس (S) مثبت باشد جریان از درین به سورس عبور می‌کند.



- گیت معکوس کننده با تکنولوژی CMOS

جبر بول و اصول آن

- **جبر بول** زیر مجموعه‌ای از **ریاضیات** است که در آن مقدار متغیرها، درست یا غلط می‌باشد که معمولاً با ۱ و ۰ نشان داده می‌شود.
  - به جای جبر مقدماتی که در آن مقدار متغیرها اعداد هستند و عملگرهای اصلی جمع و ضرب می‌باشند، عملگرهای اصلی جبر بولی عطف منطقی "*و*" که با ∧ یا "." نشان داده می‌شود، فصل منطقی "*یا*" که با ∨ یا "+" نشان داده می‌شود و نقیض که با ¬ یا "~" نشان داده می‌شود، می‌باشند.
- نام این شاخه از جبر از نام **جرج بول** ریاضیدان انگلیسی نویسنده *کتاب تحقیقی در قوانین اندیشه* (سال ۱۸۵۴) گرفته شده که سعی در برخورد جبری با **منطق گزاره‌ها** داشت.
- در سال ۱۹۰۴ آقای هانتیگتون اصول و قضایای مورد نیاز برای استفاده از این شاخه از ریاضیات را ارائه وگسترش داد که در ادامه به بررسی آنها می پردازیم.
- **کلود شانون** از پیشگامان سیستم‌های **دیجیتال** نخستین بار در سال ۱۹۳۸ از این جبر در طراحی کامپیوتر بهره گرفت

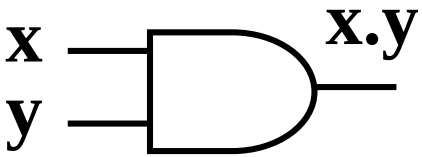
عملگرهای بولی و گیت های منطقی معادل آنها

در جبر بول دامنه و برد متعلق به مجموعه B می باشد: $B = \{0, 1\}$

و برای متغییرهای این مجموعه سه عملگر زیر را داریم: $x, y, F \in B$

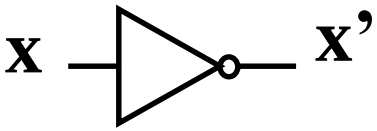
AND

x	y	F=x . y
0	0	0
0	1	0
1	0	0
1	1	1

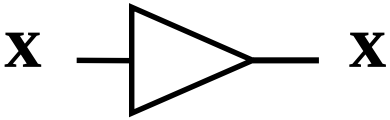


NOT

x	F=x’
0	1
1	0

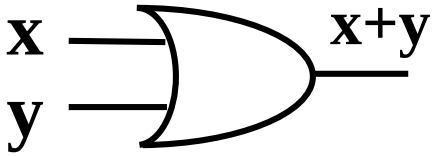


تقویت کننده:



OR

x	y	F=x + y
0	0	0
0	1	1
1	0	1
1	1	1



اصول جبر بول

$\forall\ x, y, z \in B$

- اصل اول (خاصیت بسته بودن)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases} x.y \in B \\ x+y \in B \end{cases}$$

- اصل دوم (عنصر خنثی)
  - به ازای هر متغیر بولی x داریم:

$$\begin{cases} x\ .1 = x \\ x+0 = x \end{cases}$$

- اصل سوم (خاصیت جابجایی)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases} x\ .y = y.x \\ x+y = y+x \end{cases}$$

- اصل چهارم (خاصیت متمم یا مکمل)
  - به ازای هر متغیر بولی x یک متغییر x' (مکمل x) داریم بطوریکه:

$$\begin{cases} x\ .x' = 0 \\ x+x' = 1 \end{cases}$$

- اصل پنجم (خاصیت پخشی)
  - به ازای هر متغیر بولی x,y,z داریم:

$$\begin{cases} x\ +y.z = (x+y).(x+z) \\ x.(y+z) = x.y + x.z \end{cases}$$

آزمون درستی خاصیت جابجایی و عنصر خنثی

- با استفاده از جدول صحت که در آن به ازای تمام حالات ممکن متغییرها، توابع مختلف را بدست آورده و در صورتیکه در تمام حالات دو تابع با هم برابر باشند آنها را هم ارز یا معادل می نامیم.

$$\begin{cases} x\,.\,1 = x \\ x + 0 = x \end{cases}$$

x	x + 0	x . 1
0	0	0
1	1	1

$$\begin{cases} x\,.\,y = y.\,x \\ x + y = y + x \end{cases}$$

x	y	x.y	y.x	x+y	y+x
0	0	0	0	0	0
0	1	0	0	1	1
1	0	0	0	1	1
1	1	1	1	1	1

= =

آزمون درستی خاصیت پخشی

x	y	z	y.z	x+y.z	x+y	x+z	(x+y)(x+z)
0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0
0	1	0	0	0	1	0	0
0	1	1	1	1	1	1	1
1	0	0	0	1	1	1	1
1	0	1	0	1	1	1	1
1	1	0	0	1	1	1	1
1	1	1	1	1	1	1	1

=

قضایای جبر بول

$\forall\, x, y, z \in B$

- قضیه اول (نفی مضاعف)
  - به ازای هر متغیر بولی x داریم:

$$(x')' = x$$

- قضیه دوم (خود توانی)
  - به ازای هر متغیر بولی x داریم:

$$\begin{cases} x.x = x \\ x + x = x \end{cases}$$

- قضیه سوم (عضو همانی)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases} x\,.\,0 = 0 \\ x + 1 = 1 \end{cases}$$

- قضیه چهارم (قانون جذب)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases} x + xy = x \\ x.(x + y) = x \end{cases}$$

- قضیه پنجم (خاصیت انجمنی)
  - به ازای هر متغیر بولی x,y,z داریم:

$$\begin{cases} (x\,.\,y).z = x.(y.z) \\ x + (y + z) = (x + y) + z \end{cases}$$

قضایای جبر بول

- قضیه ششم (قضیه دمورگان)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases}(x.y)' = x' + y' \\ (x+y)' = x'.y'\end{cases}$$

- قضیه هفتم (قانون همسایگی)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases}x.y + x.y' = x \\ (x+y).(x+y') = x\end{cases}$$

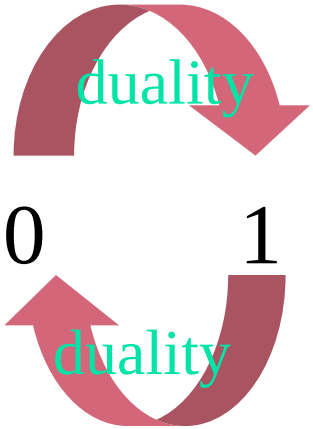
- دو عبارت را همسایه گویند اگر تمام متغیرهای آنها مثل هم باشد و تنها اختلاف آنها در یک متغیر باشد که آن متغیر خودش در یک عبارت و مکملش در عبارت همسایه باشد. آنگاه با استفاده از این قانون و به کمک فاکتورگیری و عنصر خنثی می توان آن متغیر متفاوت را حذف و دو عبارت را به یک عبارت تبدیل کرد

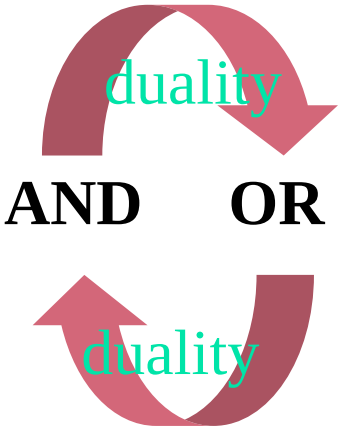
- قضیه هشتم (قضیه ساده سازی)
  - به ازای هر متغیر بولی x,y داریم:

$$\begin{cases}x + y.x' = x + y \\ x.(y + x') = x.y\end{cases}$$

- تمرین: درستی این قضایا را با کمک جدول صحت برای خود بررسی کنید

دوگان (duality)





مثال:

$$x+y'z \xleftrightarrow{\text{دوگان}} x.(y'+z)$$

مینترم (minterms) و ماکسترم ها (Maxterms)

شماره حالت متغیرها	x	y	z	minterm			Maxterm	
0	0	0	0	x’.y’.z’	m_0		x+y+z	M_0
1	0	0	1	x’.y’.z	m_1		x+y+z’	M_1
2	0	1	0	x’.y.z’	m_2		x+y’+z	M_2
3	0	1	1	x’.y.z	m_3	$M_i = \overline{m_i}$	x+y’+z’	M_3
4	1	0	0	x.y’.z’	m_4		x’+y+z	M_4
5	1	0	1	x.y’.z	m_5		x’+y+z’	M_5
6	1	1	0	x.y.z’	m_6		x’+y’+z	M_6
7	1	1	1	x.y.z	m_7		x’+y’+z’	M_7

نمایش توابع بولی یا منطقی

- برای ارائه و نمایش توابع منطقی می توان از توصیف جدول صحت آن در حالات مختلف ورودیها استفاده کرد. برای نمایش ساده تر (بصورت فرمولی و ریاضی وار) توابع منطقی می توان به دو صورت عمل کرد:
- جمع حاصلضرب‌ها(SOP)
  - در این شیوه تابع با استفاده از حالاتی که مقدار تابع در آنها برابر ۱ شده توصیف می گردد. به عبارتی بیان می کند تابع برابر ۱ است اگر ورودیهای آن در یکی از این حالات قرار باشد.
- ضرب حاصلجمع ها(POS)
  - در این شیوه تابع با استفاده از حالاتی که مقدار تابع در آنها برابر ۰ شده توصیف می گردد. به عبارتی بیان می کند تابع برابر ۱ است اگر ورودیهای آن در هیچکدام از این حالات صفر قرار نداشته باشد.
- توجه: در هر دو روش سعی می شود تابع بصورتی توصیف گردد که خروجی آن برابر ۱ شود.

نمایش توابع بولی یا منطقی

- به عنوان مثال می توان تابع F(x,y,z) را با استفاده از موقعیت یکها بصورت زیر توصیف کرد:
  - تابع زمانی برابر یک است که در یکی از حالات شماره ۱ یا ۴ یا ۵ باشد.

	x	y	z	F(x,y,z)
m_0	0	0	0	0
m_1	0	0	1	1
m_2	0	1	0	0
m_3	0	1	1	0
m_4	1	0	0	1
m_5	1	0	1	1
m_6	1	1	0	0
m_7	1	1	1	0

- توصیف تابع بصورت جمع حاصلضرب‌ها(SOP)

$$F(x,y,z) = m_1 + m_4 + m_5$$
$$= \sum m(1,4,5)$$

$$\Rightarrow F(x,y,z) = x'y'z' + xy'z' + xy'z$$

نمایش توابع بولی یا منطقی

- به عنوان مثال می توان تابع F(x,y,z) را با استفاده از موقعیت صفرها بصورت زیر توصیف کرد:
  - تابع زمانی برابر یک است که در هیچکدام از حالات شماره ۰ و ۲ و ۳ و ۶ و ۷ نباشد.

	x	y	z	F(x,y,z)
m_0	0	0	0	0
m_1	0	0	1	1
m_2	0	1	0	0
m_3	0	1	1	0
m_4	1	0	0	1
m_5	1	0	1	1
m_6	1	1	0	0
m_7	1	1	1	0

- توصیف تابع بصورت ضرب حاصل جمع‌ها(POS)

$$F(x,y,z) = \bar{m}_0.\bar{m}_2.\bar{m}_3.\bar{m}_6.\bar{m}_7$$
$$= M_0.M_2.M_3.M_6.M_7$$
$$= \prod M(0,2,3,,6,7)$$

$$\Rightarrow F(x,y,z) = (x+y+z).(x+y'+z).$$
$$(x+y'+z').(x'+y'+z).(x'+y'+z')$$

نمایش توابع بولی یا منطقی

مثال: $f(A, B, Q, Z)$ و $f'(A, B, Q, Z)$ را به صورت مینترمی بنویسید.

$$f(A,B,Q,Z) = A'B'Q'Z' + A'B'Q'Z + A'BQZ' + A'BQZ$$

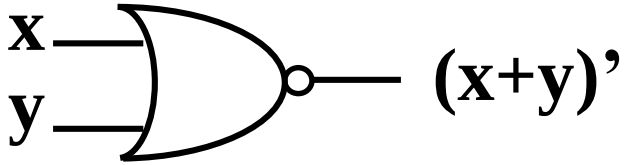
$$\begin{aligned} f(A,B,Q,Z) &= A'B'Q'Z' + A'B'Q'Z + A'BQZ' + A'BQZ \\ &= m_0 + m_1 + m_6 + m_7 \\ &= \sum m(0, 1, 6, 7) \end{aligned}$$

$$\begin{aligned} f'(A,B,Q,Z) &= m_2 + m_3 + m_4 + m_5 + m_8 + m_9 + m_{10} + m_{11} + m_{12} \\ &\quad + m_{13} + m_{14} + m_{15} \\ &= \sum m(2, 3, 4, 5, 8, 9, 10, 11, 12, 13, 14, 15) \end{aligned}$$

گیت های NAND و NOR

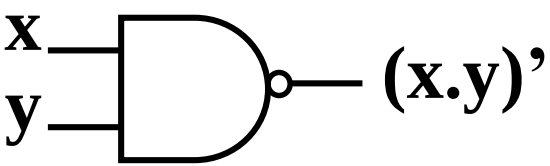
NOR

x	y	(x+y)’
0	0	1
0	1	0
1	0	0
1	1	0



NAND

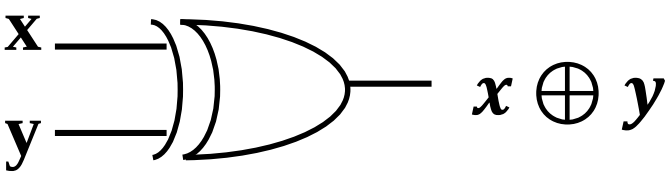
x	y	(x.y)’
0	0	1
0	1	1
1	0	1
1	1	0



گیت های XOR و XNOR

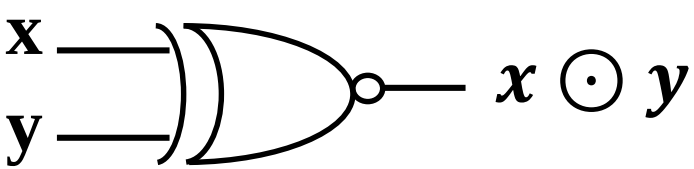
XOR

x	y	$x \oplus y$
0	0	0
0	1	1
1	0	1
1	1	0

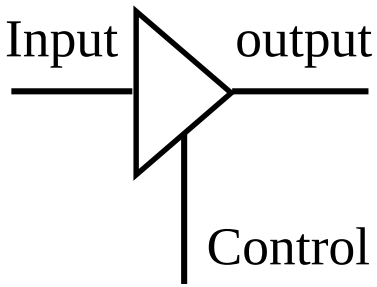


XNOR

x	y	$x \odot y$
0	0	1
0	1	0
1	0	0
1	1	1



گیت یا بافر ۳ وضعیتی



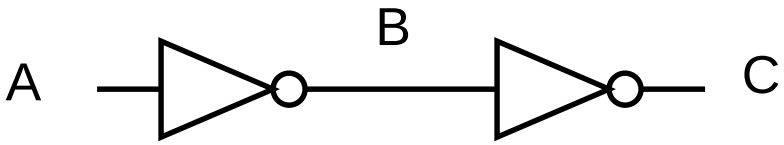
این گیت ها دارای یک دریچه ورودی،
یک خروجی و یک کلید کنترل است
که هر گاه کلید کنترل ۱ گردد؛
ورودی بر روی خروجی قرار میگیرد.

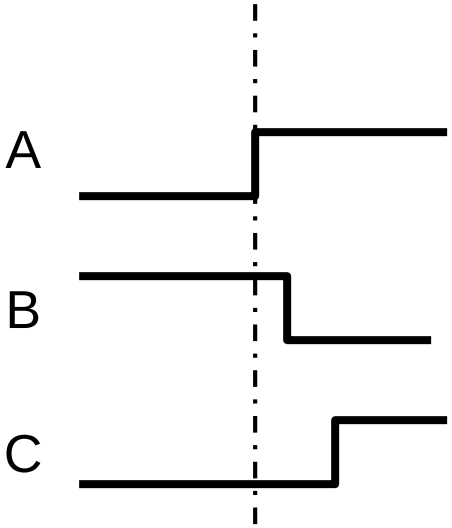
Output = Input If control = 1

Output = Hz If control = 0

تأخیر در انتشار

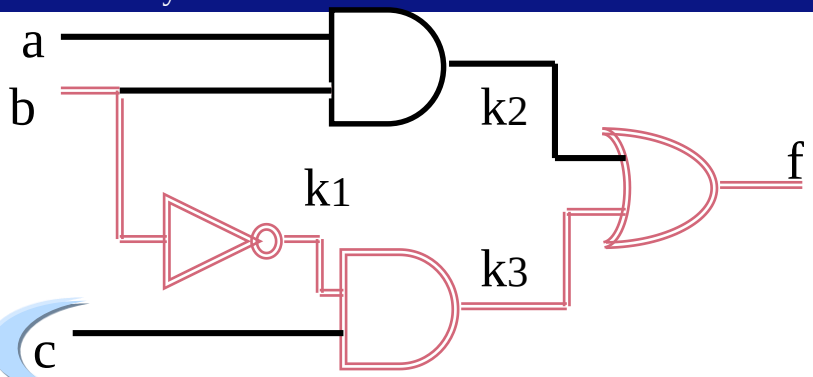
- پیاده سازی واقعی به اندازه کافی سریع و کامل نیست.
- محاسبات واقعی نیازمند یک زمان می باشد.
- ارتباط بین گیتها نیز نیازمند یک زمان می باشد.





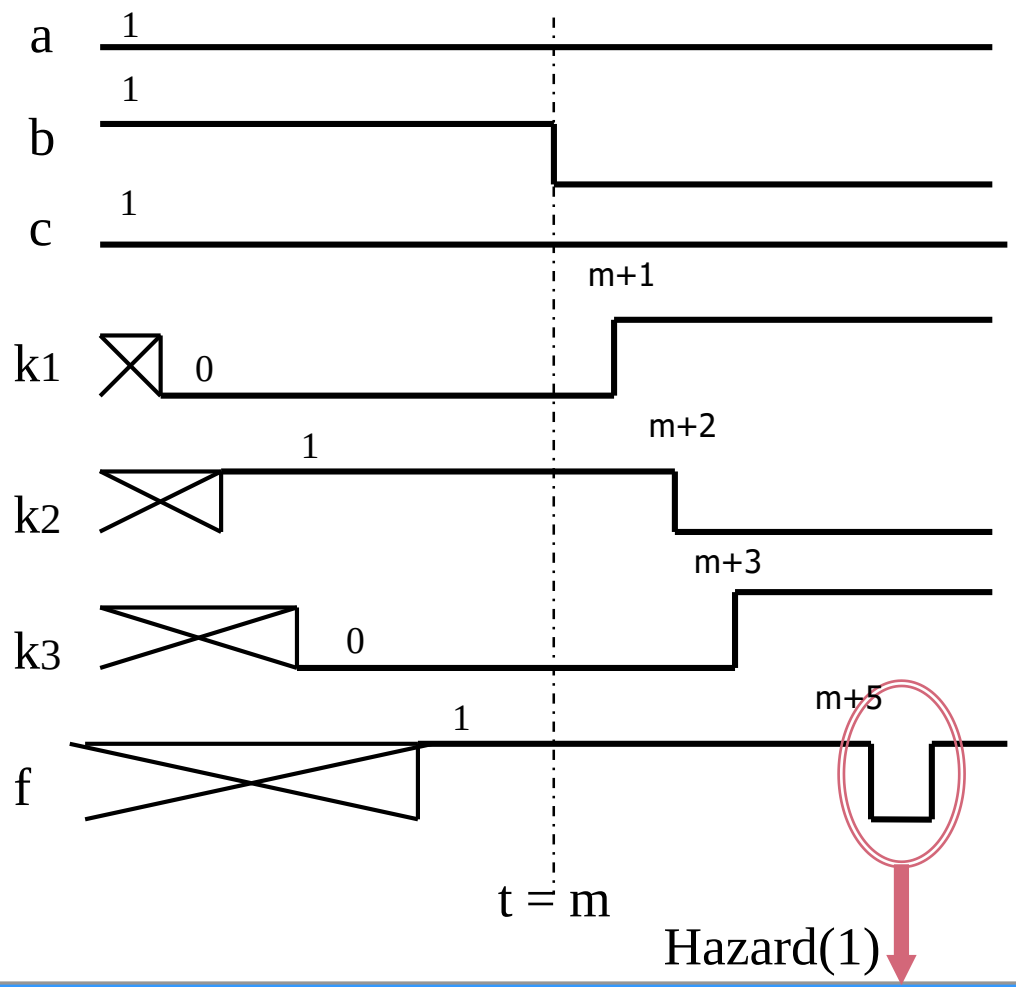
Timing Diagram

مثال تأخیر



$t = 0 \rightarrow \begin{cases} a=1 \\ b=1 \\ c=1 \end{cases}$

$t = m \rightarrow \begin{cases} a=1 \\ b=0 \\ c=1 \end{cases}$



تاخیر گیت NOT برابر یک واحد زمانی
و AND وOR دو واحد زمانی می باشد